

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-332811

(43)Date of publication of application : 21.11.2003

(51)Int.Cl.

H01P 5/107

H01L 23/12

H01P 3/02

(21)Application number : 2002-138173

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 14.05.2002

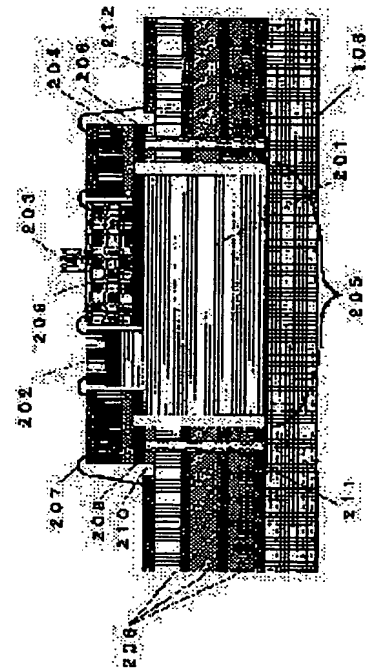
(72)Inventor : FUJITA TAKU
TAKAHASHI KAZUAKI
OGURA HIROSHI
HIRANO YOSHITERU

(54) INTEGRATED CIRCUIT MICROWAVE, ITS MANUFACTURING METHOD AND RADIO EQUIPMENT

(57)Abstract

PROBLEM TO BE SOLVED: To solve the following problem that it is difficult to form a complex hollow for mounting an MMIC 202 on an expensive multilayer ceramic substrate and to manufacture a large substrate in a conventional integrated circuit for microwaves.

SOLUTION: In a multilayer substrate 101, a dielectric containing Teflon (registered trademark) is stuck onto a first layer substrate 101a, a dielectric made of glass and epoxy is stuck onto a second layer substrate 101b and a third layer substrate 101c, and a through hole for function module mounting is provided. In a power amplifier function module 102, a power amplifier MMIC, an isolator 203 and an input-output line substrate 204 are arranged on a metal carrier 201 with conductive materials 209, and wires 207 are used to connect a signal line, a power supply line and a control line of each component. A ground electrode arranged on a lower surface of the input-output line substrate 204 is connected to a ground electrode on the multilayer substrate 101 with a thermoplastic adhesive 208 to make a connection distance between the function module and the multilayer substrate 101 short.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2003-332811
(P2003-332811A)

(43) 公開日 平成15年11月21日 (2003. 11. 21)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 1 P 5/107		H 0 1 P 5/107	B
H 0 1 L 23/12	3 0 1	H 0 1 L 23/12	3 0 1 Z
H 0 1 P 3/02		H 0 1 P 3/02	

審査請求 未請求 請求項の数11 O L (全 11 頁)

(21) 出願番号 特願2002-138173(P2002-138173)
(22) 出願日 平成14年5月14日 (2002. 5. 14)

(71) 出願人 000005821
松下電器産業株式会社
大阪府門真市大字門真1006番地
(72) 発明者 藤田 卓
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(72) 発明者 高橋 和晃
大阪府門真市大字門真1006番地 松下電器
産業株式会社内
(74) 代理人 100097445
弁理士 岩橋 文雄 (外 2 名)

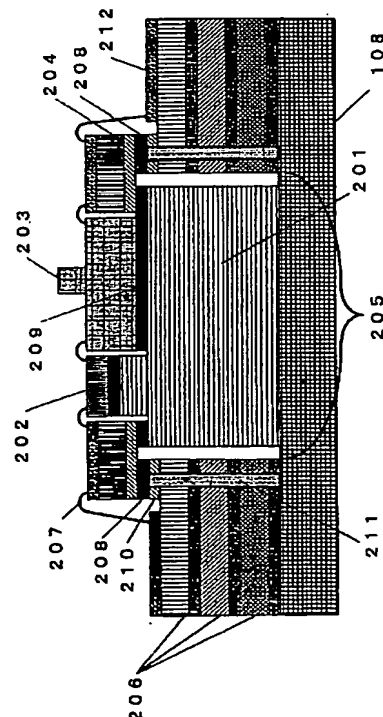
最終頁に続く

(54) 【発明の名称】 マイクロ波集積回路及びその製造方法並びに無線装置

(57) 【要約】

【課題】 従来のマイクロ波集積回路は、高価な多層セラミック基板にMMIC 202を実装する複雑な窪み形成と、大面積基板の作製が困難であった。

【解決手段】 多層基板101は、第1層基板101aにテフロン（登録商標）を含有する誘電体、第2層基板101b及び第3層基板101cにガラス及びエポキシからなる誘電体を貼り合せ、機能モジュール搭載用の貫通穴が設けられている。パワーアンプ機能モジュール102は、金属キャリア201上に電力増幅MMIC、アイソレータ203及び入出力線路基板204を導電性材料209にて配置し、各部品の信号線、電源線及び制御線をワイヤ207にて接続する。入出力線路基板204の下面に配置された接地電極が、多層基板101上の接地電極と熱可塑性接着剤208にて接続され、機能モジュールと多層基板101の接続距離を短くできる。



【特許請求の範囲】

【請求項1】 樹脂材料を含む誘電体層及び前記誘電体層により絶縁された回路配線層を有する多層基板と、前記多層基板を配置した金属プレートと、前記多層基板の上面に搭載された面実装部品と、前記回路配線層に設けた接地電極と、前記回路配線層に設けた信号配線と、前記接地電極を接続したビアホールと、前記誘電体層及び前記回路配線層を取り除いた貫通穴と、前記貫通穴に搭載され、前記接地電極に熱可塑性接着材料で接続された機能モジュールとを具備するマイクロ波集積回路。

【請求項2】 ビアホールが、導体材料で充填された請求項1記載のマイクロ波集積回路。

【請求項3】 誘電体層が、テフロンを含有する層又はガラス及びエポキシを含む層である請求項1又は2記載のマイクロ波集積回路。

【請求項4】 機能モジュールが、貫通穴を覆う誘電体層と、前記誘電体層の上面に配置された第1の接地電極と、前記誘電体層の下面に配置され、回路配線層に設けた信号配線に熱可塑性接着材料で接続した放射用のスタブと、前記誘電体層の下面に配置され、前記回路配線層に形成した接地電極に前記熱可塑性接着材料で接続された第2の接地電極と、前記第1の接地電極及び前記第2の接地電極を接続したビアホールとを有する請求項1ないし3のいずれか記載のマイクロ波集積回路。

【請求項5】 機能モジュールが、多層基板に設けた貫通穴に挿入した金属キャリアと、導電性材料により前記金属キャリア上に配置された少なくとも1つ以上の能動素子と、誘電体層の上面に配置された回路配線層及び誘電体層の下面に配置され、導電性材料により前記金属キャリアに接続され、熱可塑性接着材料により多層基板上の回路配線層に設けられた接地電極に接続された接地電極を含む入出力基板と、前記多層基板上の回路配線層に設けられた信号配線、前記入出力基板の上面に配置された回路配線層及び前記能動素子を接続するワイヤとを有する請求項1ないし3のいずれか記載のマイクロ波集積回路。

【請求項6】 貫通穴に隣接し、多層基板の上層から少なくとも1つの誘電体層及び回路配線層が取り除かれた露出部を更に具備し、機能モジュールが、多層基板に設けた貫通穴に挿入した金属キャリアと、導電性材料により前記金属キャリア上に配置された少なくとも1つ以上の能動素子と、誘電体層の上面に配置された回路配線層及び誘電体層の下面に配置され、導電性材料により前記金属キャリアに接続され、熱可塑性接着材料により前記露出部の回路配線層に設けられた接地電極に接続された接地電極を含む入出力基板と、前記多層基板上の回路配線層に設けられた信号配線、前記入出力基板の上面に配置された回路配線層及び前記能動素子を接続するワイヤとを有する請求項1ないし3のいずれか記載のマイクロ波集積回路。

【請求項7】 露出部が、機械加工により形成される請求項6記載のマイクロ波集積回路。

【請求項8】 多層基板に面実装部品をリフロー工程により実装する第1の工程と、面実装部品が搭載された多層基板を、プラズマもしくはオゾンを用いて洗浄を行う第2の工程と、機能モジュールを実装する第3の工程とを有するマイクロ波集積回路の製造方法。

【請求項9】 第2の工程が、導電性樹脂材料をビアホール内に充填し硬化させ、前記ビアホール直上に機能モジュールの接地導体の一部を熱可塑性導電性接着剤により実装する工程を更に有する請求項8記載のマイクロ波集積回路の製造方法。

【請求項10】 第1の工程が、貫通穴に隣接する多層基板の上層から少なくとも1つの誘電体層及び回路配線層を、機械加工にて取り除き、露出部を形成する工程を更に有する請求項8又は9記載のマイクロ波集積回路の製造方法。

【請求項11】 請求項1ないし7のいずれか記載のマイクロ波集積回路を用いた無線装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は主として、マイクロ波及びミリ波帯で用いる集積回路の構成及び製造方法に関する。

【0002】

【従来の技術】 近年、無線機器は利用者の急激な増加に伴い新たな周波数資源であるミリ波帯の利用が急務となっている。

【0003】 又、ミリ波帯はその波長の短さを利用して、自動車用衝突防止レーダ等の測距機器への応用も検討が進められている。ミリ波帯機器の実用化のためには、特に高周波回路部の量産性を前提とした低価格化、小型化が課題となっている。本発明に関わる従来の高周波回路の構造としては、例えば特開2000-49509号公報に示されている配線基板とその接続構造がある。

【0004】 図8に従来の高周波回路配線基板とその接続構造を示す。801は誘電体基板、802は誘電体基板801表面に配置されるストリップ導体、803は誘電体基板801により絶縁されるグランド層、804は誘電体基板801a、ストリップ導体802a、グランド層803aを含む第1配線基板、805は誘電体基板801b、ストリップ導体802b、グランド層803bを含む第2配線基板、806は第1及び第2配線基板を搭載するシャーシ、807は大きさの異なる誘電体基板を張り合わせ、形成する段差面、812はワイヤ、リボン、TAB用テープなどの導体部材を示す。

【0005】 従来の配線基板では、誘電体基板の表面に配置されたストリップ導体及び誘電体基板により絶縁されたグランド層を含む高周波用線路を構成する第1配線

基板を、誘電体基板の表面に配置されたストリップ導体及び誘電体基板により絶縁されたグランド層を含む他の電気回路を構成する第2配線基板に接続する場合に、第1配線基板及び第2配線基板の誘電体基板の大きさを調整することで、段差面を形成し、第1配線基板のグランド層と第2配線基板のグランド層を露出させ、同一平面にて半田などのロウ材にて電気的に接続し、第1配線基板に形成されたストリップ導体と第2配線基板に形成されたストリップ導体とをワイヤ、リボン、TAB用テープなどの導体部材によって電気的に接続する。

【0006】

【発明が解決しようとする課題】ここで、従来の配線基板では、高価で硬質な、ガラスやガラスセラミックスを用いた多層基板を用い、接地電極を半田などのロウ材にて接続する構造のため、低価格化が困難で、また信頼性の面から大面積の基板を作製することが難しく、大量生産には不向きであった。

【0007】また、実装された能動素子が発した熱を効率よく放熱する機構に欠けるため、例えばパワーアンプといった発熱量の大きな回路の実現が困難であった。

【0008】本発明は、このようなマイクロ波集積回路において、面実装部品をリフロー工程によって実装した樹脂材料からなる誘電体貼り合わせ基板に、金属キャリア上に能動素子及び入出力線路基板を搭載した機能モジュールを熱可塑性の接着材料を用いて実装することによって、簡便な製造工程で信頼性の高いマイクロ波集積回路を小型かつ低価格に構成することを目的とする。

【0009】

【課題を解決するための手段】この課題を解決するために本発明は、面実装部品を量産性に優れたリフロー工程によって樹脂材料からなる多層基板に実装し、多層基板に設けた貫通穴に、金属キャリア上に能動素子及び入出力線路基板を搭載した機能モジュールを、入出力線路基板が多層基板と機能モジュールが熱可塑性接着材料で接続されるようにはめ込み実装し、さらに金属キャリアを多層基板裏面に取り付けられた金属プレートと接続することで、簡便な製造工程で、優れた性能と高い信頼性を有するマイクロ波集積回路を構成したものである。

【0010】これにより、簡便かつ量産に向けた製造工程で多くの機能を集積化したマイクロ波集積回路を小型かつ低価格に構成できる。

【0011】

【発明の実施の形態】本発明の請求項1に記載の発明は、樹脂材料を含む誘電体層及び前記誘電体層により絶縁された回路配線層を有する多層基板と、前記多層基板を配置した金属プレートと、前記多層基板の上面に搭載された面実装部品と、前記回路配線層に設けた接地電極と、前記回路配線層に設けた信号配線と、前記接地電極を接続したビアホールと、前記誘電体層及び前記回路配線層を取り除いた貫通穴と、前記貫通穴に搭載され、

前記接地電極に熱可塑性接着材料で接続された機能モジュールとを具備するマイクロ波集積回路としたものであり、安価かつ量産性に優れた樹脂材料誘電体層からなる多層基板に、機能モジュールを後から実装することによって、安価で高性能なマイクロ波集積回路を実現できる。

【0012】請求項2に記載の発明は、ビアホールが、導体材料で充填された請求項1記載のマイクロ波集積回路としたものであり、ビアホールを導体材料で埋め込んだ構造とすることで、機能モジュール実装時の熱可塑性接着材料の厚み制御が容易になり、信頼性の高いマイクロ波集積回路を実現できる。

【0013】請求項3に記載の発明は、多層基板が、テフロンを含有する誘電体層並びにガラス及びエポキシを含む誘電体層である請求項1又は2記載のマイクロ波集積回路としたものであり、誘電体損失が小さく、低誘電率のため厳しい配線精度を必要としないテフロンを含有した高周波特性に優れた誘電体と、信頼性に優れ、安価なガラスとエポキシからなる誘電体であるガラスエポキシ基板を貼り合わせることで、平面フィルタや、低損失の回路間配線を、高周波特性に優れた誘電体上の回路配線層に配置し、電源、制御線といった小型化が必要な配線を多層配線したガラスエポキシ基板に配置することで、安価で高性能なマイクロ波集積回路を実現できる。

【0014】請求項4に記載の発明は、機能モジュールが、貫通穴を覆う誘電体と、前記誘電体の上面に配置された第1の接地電極と、前記誘電体の下面に配置され、回路配線層に設けた信号配線に熱可塑性接着材料で接続した放射用のスタブと、前記誘電体の下面に配置され、前記回路配線層に形成した接地電極に前記熱可塑性接着材料で接続された第2の接地電極と、前記第1の接地電極及び前記第2の接地電極を接続したビアホールとを有する請求項1ないし3のいずれか記載のマイクロ波集積回路としたものであり、多層基板上に放射用のスタブを有する機能モジュールを熱可塑性接着材料で実装することによって、熱膨張係数が大きい樹脂材料からなる多層基板が温度変化によって変形しても機能モジュールに加わる応力を緩和することが可能となり、信頼性の高いマイクロ波集積回路が実現できるという作用を有する。

【0015】請求項5に記載の発明は、機能モジュールが、多層基板に設けた貫通穴に挿入した金属キャリアと、導電性材料により前記金属キャリア上に配置された少なくとも1つ以上の能動素子と、誘電体層の上面に配置された回路配線層及び誘電体層の下面に配置され、導電性材料により前記金属キャリアに接続され、熱可塑性接着材料により多層基板上の回路配線層に設けられた接地電極に接続された接地電極を含む入出力基板と、前記多層基板上の回路配線層に設けられた信号配線、前記入出力基板の上面に配置された回路配線層及び前記能動素子を接続するワイヤとを有する請求項1ないし3のいずれ

れか記載のマイクロ波集積回路としたものであり、入出力線路基板を用いて、金属キャリア及び回路配線層に形成した接地電極を、熱可塑性接着材料により接続することで、貫通穴及び金属キャリアの加工精度に関係なく、低損失で寄生成分の小さい接続が可能となり、優れた特性のマイクロ波集積回路が実現できるという作用を有する。

【0016】請求項6に記載の発明は、貫通穴に隣接し、多層基板の上層から少なくとも1つの誘電体層及び回路配線層が取り除かれた露出部を更に具備し、機能モジュールが、多層基板に設けた貫通穴に挿入した金属キャリアと、導電性材料により前記金属キャリア上に配置された少なくとも1つ以上の能動素子と、誘電体層の上面に配置された回路配線層及び誘電体層の下面に配置され、導電性材料により前記金属キャリアに接続され、熱可塑性接着材料により前記露出部の回路配線層に設けられた接地電極に接続された接地電極を含む入出力基板と、前記多層基板上の回路配線層に設けられた信号配線、前記入出力基板の上面に配置された回路配線層及び前記能動素子を接続するワイヤとを有する請求項1ないし3のいずれか記載のマイクロ波集積回路としたものであり、多層基板と機能モジュールの信号配線の接続距離を短くすることができるとともに、それぞれの接地電極を確実に接続することができるため、低損失で寄生成分の小さい接続が可能となり、優れた特性のマイクロ波集積回路が実現できるという作用を有する。

【0017】請求項7に記載の発明は、露出部が、機械加工により形成される請求項6記載のマイクロ波集積回路としたものであり、リフロー工程を含む半田による実装を行う工程の後に、機械加工にて多層基板の一部を選択的に取り除くことで、露出部が半田やフラックス等で汚れることがなくなるため、露出部への他部品の実装に導電性接着剤を使うことが可能となり、簡単な工程で優れた特性のマイクロ波集積回路が実現できるという作用を有する。

【0018】請求項8に記載の発明は、多層基板に面実装部品をリフロー工程により実装する第1の工程と、面実装部品が搭載された多層基板を、プラズマもしくはオゾンを用いて洗浄を行う第2の工程と、機能モジュールを実装する第3の工程とを有するマイクロ波集積回路の製造方法としたものであり、量産工程に適した製造方法を提供する作用を有する。

【0019】請求項9に記載の発明は、第2の工程が、導電性樹脂材料をビアホール内に充填し硬化させ、前記ビアホール直上に機能モジュールの接地導体の一部を熱可塑性導電性接着剤により実装する工程を更に有する請求項8記載のマイクロ波集積回路の製造方法としたものであり、ビアホールを穴埋めすることにより、熱可塑性導電性接着剤の厚さの制御が容易になり、量産工程に適した製造方法を提供する作用を有する。

【0020】請求項10に記載の発明は、第1の工程が、貫通穴に隣接する多層基板の上層から少なくとも1つの誘電体層及び回路配線層を、機械加工にて取り除き、露出部を形成する工程を更に有する請求項8又は9記載のマイクロ波集積回路の製造方法としたものであり、リフロー工程の後で機械加工にて多層基板の一部を選択的に削り取ることで、露出部をリフロー時のフラックス汚染等から保護することが可能となり、量産工程に適した製造方法を提供する作用を有する。

【0021】請求項11に記載の発明は、請求項1ないし7のいずれか記載のマイクロ波集積回路を用いた無線装置としたものであり、小型で量産性に優れた、高機能かつ高い信頼性を有するマイクロ波集積回路を用いることによって、小型かつ低価格で、高機能な無線装置を実現できるという作用を有する。

【0022】以下、本発明の実施の形態について、図1から図7を用いて説明する。

【0023】（実施の形態1）図1に本発明のマイクロ波集積回路の斜視図を示す。101は多層基板、102はパワーアンプ機能モジュール、103は面実装部品、104はベアチップ部品、105は平面フィルタ、106は導波管変換機能モジュール、108は金属プレート、109は筐体を示す。

【0024】マイクロ波集積回路は多層基板101、機能モジュール、面実装部品103、ベアチップ部品104より構成されている。また、多層基板101は金属プレート108とともに筐体109に装着されている。

【0025】まず、各構成部分について説明する。多層基板101は、第1層基板101aにテフロンを含有する誘電体であるテフロン基板、第2層基板101b及び第3層基板101cにガラス及びエポキシからなる誘電体であるガラスエキポシ基板を貼り合せて、誘電体層を3層とした基板の例を示している。

【0026】機能モジュールとしては、パワーアンプ機能モジュール102や導波管変換機能モジュール106がある。パワーアンプ機能モジュール102は、他の部品と比べ、発熱量が大きく、放熱機能を付加する必要がある。そこで、本実施例では、別モジュールとして製作して放熱機能を付加した構成としている。

【0027】図2にパワーアンプ機能モジュール102搭載部の断面図を示す。201は機能モジュール102を形成する金属キャリアを示し、202は能動素子であるMMIC (Microwave Monolithic Integrated Circuit: MMIC) を示し、203は磁性体を用いて信号の逆流を防止するアイソレータを示し、204は機能モジュール102と多層基板101を接続する入出力線路基板を示し、205はパワーアンプ機能モジュール102を搭載する貫通穴を示し、206は誘電体層により絶縁された回路配線層を示し、207は各部品を接続するワイヤを示し、2

08は多層基板101との接続に用いる熱可塑性接着剤を示し、209は金属キャリア201との接続に用いる導電性材料を示す。

【0028】多層基板101は、誘電体層を3層、回路配線層206を4層とした基板の例を示している。回路配線層206は、信号配線212及び接地電極210として用いられ、各層間はビアホール211で接続されている。

【0029】回路配線層206の使い分けは、例えば、上層より第1配線層206aをストリップ導体、第2配線層206bを接地電極210としてマイクロストリップ構造とし、主として高周波信号の伝送に用い、第3配線層206c及び第4配線層206dを中間周波数、電源、制御用に用いることで、電源や制御信号の雑音が高周波信号に影響しないように構成することができる。第1配線層206aに誘電率が低く、損失の小さいテフロンを含有する誘電体を用いることで、回路配線層206間の接続損失を小さく押さえることが可能となるとともに、平面フィルタ105を低損失で実現できる。また、テフロンを含有する誘電体以外に、ポリイミド、またはベンゾシクロブテン、もしくは液晶ポリマーを主成分とした誘電体を用いても、同様な効果を得ることができる。

【0030】パワーアンプ機能モジュール102は金属キャリア201上に能動素子である電力増幅用のMMIC202、アイソレータ203及び入出力線路基板204を導電性材料209により搭載し、各部品は信号配線、電源及び制御配線をワイヤ207にて接続することで製作される。

【0031】なお、金属キャリア201に電源電圧の調整やMMIC202の保護を目的とした回路、検波用回路等をあわせて搭載してもよい。

【0032】また、ワイヤ207の代わりに金属リボンを用いても良く、各部品の搭載には半田を用いることが可能である。

【0033】また、MMIC202、アイソレータ203及び入出力線路基板204は、多層基板及び入出力線路基板を接続する熱可塑性接着剤208により接続してもよい。

【0034】ここで、パワーアンプ機能モジュール102は、多層基板101に形成された貫通穴205に挿入し、入出力線路基板204及び多層基板101の最上面の回路配線層206に形成される信号配線、電源及び制御配線をワイヤ207にて接続する。この際に、入出力線路基板204が多層基板101上に重なり合う形となり、入出力線路基板204裏面に形成された接地電極が、多層基板101上に形成された接地電極210に熱可塑性接着剤208にて接続される。

【0035】図2の構造とすることで、パワーアンプ機能モジュール102と多層基板101の接続距離を短く

できる。例えば、入出力基板204を金属キャリア201から突出させずに貫通穴205にはめ込んだ場合、貫通穴205の加工精度、多層基板101上の配線の貫通穴205からの逃げを考慮した設計が必要となり、通常のプリント基板の設計ルールにて製作した場合、入出力線路基板と多層基板101の電極を接続するワイヤ207の長さは500 μ m以上となってしまふ。

【0036】これに対し、本実施例の構造ではワイヤ207の長さは、入出力線路基板204の厚さで決定されるため、基板厚を250 μ m以下に設定すれば、ワイヤ207の長さも250 μ m以下に短くすることができる。

【0037】また、他の回路配線層206の接地電極210もビアホール211を介して接続されるため、多層基板接続部の寄生成分や損失を大幅に低減することが可能となる。

【0038】なお、本実施例では、パワーアンプ機能モジュール102を金属プレート108にネジ等にて固定することで、モジュールの放熱機能を高めるとともに固定強度を高めるように構成している。

【0039】また入出力線路基板204をフィルム状の基板とすることにより、製造誤差に起因した段差に対する応力を緩和することができる。

【0040】なお、図2では最も上の回路配線層206に接地電極210を形成し、入出力線路基板204をこの上に実装する構造を示したが、図3にワイヤ207の長さを短縮する構造を示す。101aは多層基板101を構成する第1層基板を示し、101bは多層基板101を構成する第2層基板を示し、101cは多層基板101を構成する第3層基板を示し、604は露出部を示す。

【0041】図3に示すように、第1層基板101aを選択的に拡大し、露出部604を形成する。この露出部604に入出力線路基板204を実装することで、ワイヤ207の長さを短縮することが可能となる。更に、多層基板101の接地電極210である第2配線層及び入出力線路基板204の接地電極が、直に接続される構造とすることで、接続部の寄生成分をより小さくするようにしてもよい。

【0042】次に、導波管変換機能モジュール106を搭載する場合について説明する。図4は、導波管変換機能モジュール106の搭載部分の断面図、図5に上面図を示す。301は誘電体層としてのセラミック基板を示し、303はセラミック基板に形成された接地電極を示し、305はセラミック基板301の下部に形成された放射用のスタブを示す。

【0043】図4に示すように、本モジュールは放射用のスタブ305を形成したセラミック基板301を、多層基板101に形成した貫通穴205上に搭載することで実現される。セラミック基板301上のスタブ305

及び接地電極303b並びに多層基板101の回路配線層206は、熱可塑性接着剤208にて接続されている。

【0044】セラミック基板301の上部に形成される接地電極303aは、機能モジュールとして要求される変換効率を得るための反射板として動作する。セラミック基板301の厚さは、使用する波長の $1/4$ 以下に設定する。多層基板101、金属プレート108及び筐体109には貫通穴205が形成されており、その大きさは通信に用いる周波数に見合った導波管内径寸法と等しくする。

【0045】図5に示すように、例えば26GHz帯にて通信を行う場合、EIA規格のWR-34導波管が使用可能で、この際は貫通穴205を8.6mm×4.3mmの長方形とすればよい。本実施例では貫通穴205及びセラミック基板301での放射による損失を低減するために多数のビアホール211を配置している。ビアホール211の間隔は、 $1/8$ 波長以下とし、多層基板101のように設計ルール上これを実現できない場合には更に複数列に、互い違いとなるように並べることが望ましい。

【0046】本実施例においてセラミック基板301を用いたが、他の誘電体材料でも同様の効果が得られることは言うまでもない。

【0047】また、ビアホール211の代わりに、多層基板の切断面などに形成される端面電極及び端面ビアホールを用いても同様の効果が得られる。

【0048】図6にベアチップ部品104及びパワーアンプ機能モジュール102を混載した断面図を示す。507は平板コンデンサを示す。

【0049】第1配線層206aに形成された接地電極210に、ベアチップ部品104であるMMIC202及び平板コンデンサ507並びにパワーアンプ機能モジュール102が熱可塑性接着剤208にて実装されている。更に、MMIC202、平板コンデンサ507及び信号配線212はワイヤ207で接続されている。接地電極210はビアホール211で他の回路配線層206の接地電極210と接続されている。

【0050】なお、各層の中間周波数、電源及び制御の配線もビアホール211にて接続されている。接地電極210のビアホール211には導電性接着剤等を充填し、MMIC202実装の際に用いる接着剤が流れ込まないようにしている。

【0051】また、MMIC202の実装及びビアホール211の充填に用いる接着剤としては、弾性係数の小さい熱可塑性接着剤208を用いることで、テフロンを含有する誘電体層であるテフロン基板とMMIC202の熱膨張係数の際から発生する応力を緩和している。テフロン基板は、ガラス及びエポキシを含む誘電体層であるガラスエポキシ基板と比べると熱膨張係数が大きく

発生する応力も大きく、応力緩和が必要である。応力緩和の効果は熱可塑性接着剤208が厚いほうが、より高い効果が得られる。

【0052】以下、マイクロ波集積回路の製造方法を示す。

【0053】本実施例の第1の工程として、面実装部品103をリフロー工程にて実装する。リフロー工程による実装は一般的な工法であり、量産性に優れた工法である。

【0054】面実装部品103は、ミリ波パッケージ部品と通常のIF・電源部品に大別されるが、いずれもリフロー工程による半田付けにて実装される。

【0055】第2の工程は、プラズマまたはオゾンを用いた洗浄工程である。本マイクロ波集積回路は、多層基板101上に面実装部品103とベアチップ部品104を混載し、多層基板101上の電極とベアチップ部品104上の電極をワイヤ207によって接続する。この際、リフロー工程によるフラックス等が電極上に残留していると、ボンディング強度が低下する。これら付着物を取り除くためにプラズマまたはオゾンを用いた洗浄を行う。

【0056】付着物は炭素(C)を主成分としたものが一般的であり、この炭素(C)を主成分とした付着物を酸素(O₂)を主成分としたプラズマや、オゾン(O₃)を照射することにより、CO_xという形態に昇華させ取り除くことができる。酸素を主成分とするプラズマは大気もしくは減圧下で酸素に高周波を印加することにより生成可能であり、オゾンは酸素に紫外線を照射することにより容易に生成が可能である。

【0057】第3の工程は、ベアチップ部品104及び機能モジュールの搭載並びにワイヤボンディングである。ベアチップ部品104は、多層基板101表面に形成された接地電極210に熱可塑性接着剤208にてフェイスアップ実装される。

【0058】なお、前述の通り、パワーアンプ機能モジュール102も本工程にて搭載される。

【0059】以上の方法で製造することにより、安価で量産性に優れた高周波集積回路を実現できる。

【0060】なお、以上で説明した誘電体の他に、BTレジン基板又はアルミナコンポジット基板とガラスエポキシ基板を貼り合わせた構造や、BTレジンの多層基板101、ガラスエポキシの多層基板101や、シリコン基板上に誘電体膜を形成した構造としても同様に実施可能である。誘電体膜としては、例えばベンゾシクロブテン(BCB)、ポリイミドがある。

【0061】(実施の形態2)図7に本発明のマイクロ波集積回路を用いた無線装置の概略ブロック図を示す。701は送信アンプ、704は低雑音増幅器(Low Noise Amplifier: LNA)、705は電圧制御減衰器、706はアップコンバータ、707はア

ンテナ、708はフィルタ、709は送受切替スイッチ、710はダウンコンバータである。

【0062】基本的な信号の流れを説明する。送信IF信号はアップコンバータ706にて送信周波数帯の送信信号にローカル周波数(Local Oscillator: LO)を用いて変換される。送信信号はフィルタ708、送信アンプ701及びパワーアンプ機能モジュール102にて波形成形及び増幅された後、送受切替スイッチ709を経て、導波管変換機能モジュール106にて伝送路をマイクロストリップ線路から導波管に変換し、アンテナ707より送信される。受信時は、アンテナ707で受信された信号は導波管変換機能モジュール106にて伝送路をマイクロストリップ線路に変換し、送受切替スイッチ709を経て、LNA704、電圧制御減衰器705にて適当な信号レベルに調整され、フィルタ708にて波形成形し、ダウンコンバータ710にてIF周波数への変換を行う。

【0063】以上のように、第1の実施の形態にて製作したマイクロ波集積回路を用いて無線装置を構成することによって、安価で量産性に優れた無線装置を実現できる。

【0064】

【発明の効果】以上のように本発明によれば、高価なセラミック基板の使用面積を減らすことができるとともに、リフロー工程にて実装したチップ部品やパッケージICと、ダイボンディング部品を混載した集積回路とすることによって、高機能かつ量産性に優れたマイクロ波集積回路を小型かつ低価格に実現できるという有利な効果が得られる。

【図面の簡単な説明】

【図1】本発明第1の実施の形態によるマイクロ波集積回路を示す斜視図

【図2】同第1の実施の形態によるパワーアンプ機能モジュールを示す断面図

【図3】同第1の実施の形態によるパワーアンプ機能モジュールを示す断面図

【図4】同第1の実施の形態による導波管変換機能モジュールを示す断面図

【図5】同第1の実施の形態による導波管変換機能モジュールを示す上面図

【図6】同第1の実施の形態によるベアチップ部品及び

機能モジュールの実装部を示す断面図

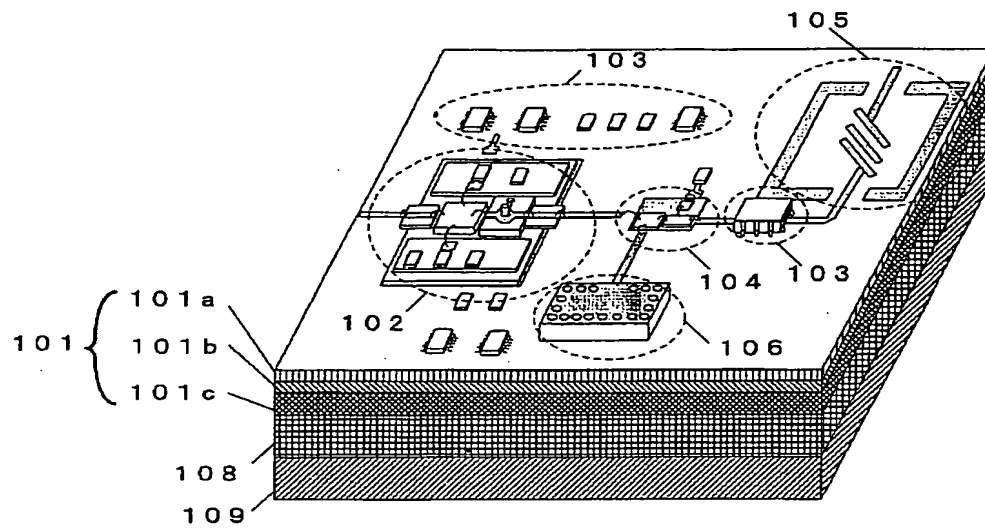
【図7】同第1の実施の形態によるマイクロ波集積回路を用いた無線装置の図

【図8】従来のマイクロ波集積回路を示す回路図

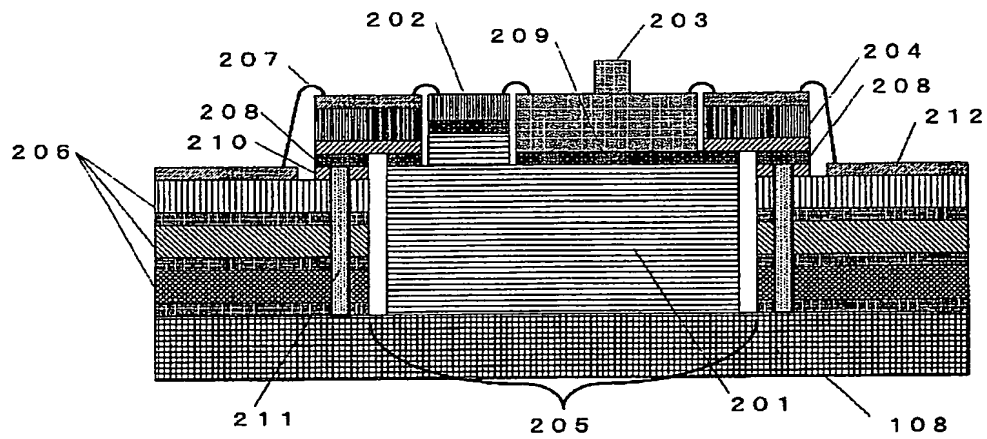
【符号の説明】

- 101 多層基板
- 101a 第1層基板
- 101b 第2層基板
- 101c 第3層基板
- 102 パワーアンプ機能モジュール
- 103 面実装部品
- 104 ベアチップ部品
- 105 平面フィルタ
- 106 導波管変換機能モジュール
- 108 金属プレート
- 109 筐体
- 201 金属キャリア
- 202 MMIC
- 203 ダイソレクタ
- 204 入出力線路基板
- 205 貫通穴
- 206 回路配線層
- 207 ワイヤ
- 208 熱可塑性接着剤
- 209 導電性材料
- 210 接地電極
- 211 ヴィアホール
- 212 信号配線
- 301 セラミック基板
- 303 接地電極
- 305 スタブ
- 507 平板コンデンサ
- 604 露出部
- 701 送信アンプ
- 704 LNA
- 705 電圧制御減衰器
- 706 アップコンバータ
- 707 アンテナ
- 708 フィルタ
- 709 送受切替スイッチ
- 710 ダウンコンバータ

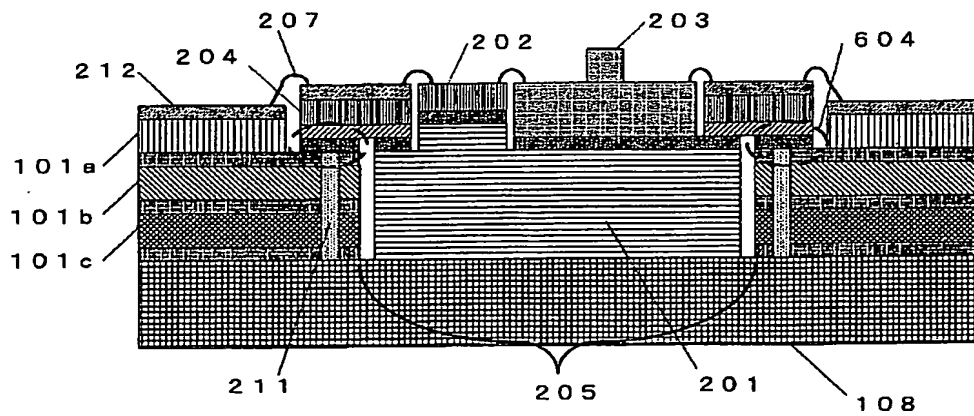
【図1】



【図2】



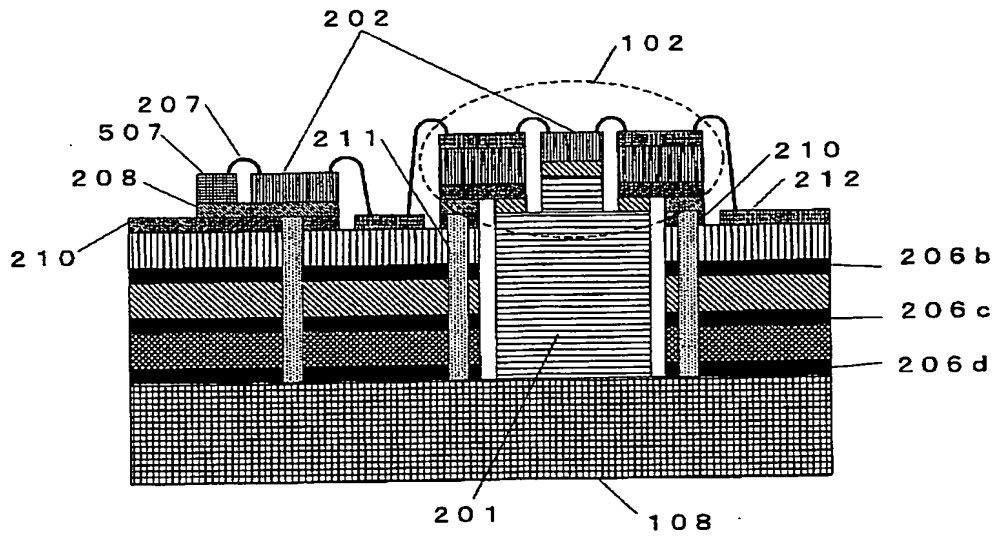
【図3】



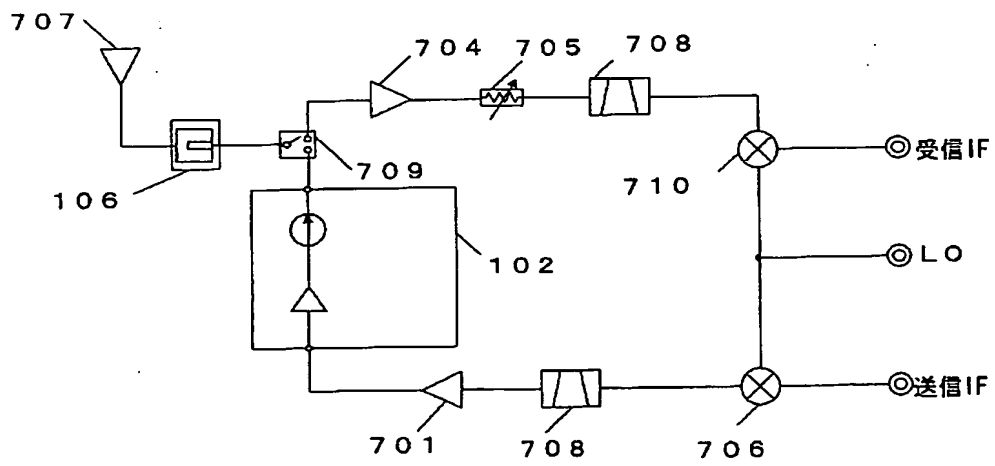
This diagram shows a cross-sectional view of a semiconductor device with a central cavity. The device consists of a central rectangular region (205) and two side regions (210 and 212). The central region (205) is defined by a top layer (301) and a bottom layer (305). The side regions (210 and 212) are defined by a top layer (303a and 303b) and a bottom layer (303c). The central region (205) is further divided into a top layer (208) and a bottom layer (211). The side regions (210 and 212) are further divided into a top layer (211) and a bottom layer (212). The central region (205) is also labeled with 108 and 109. A bracket at the bottom indicates the central region (205).

FIG. 1 is a schematic cross-sectional view of a semiconductor device. The device features a central rectangular region 303b, which is surrounded by a frame 305. This frame is embedded within a larger substrate 205, which is perforated with a grid of circular holes 211. A horizontal layer 212 is positioned to the right of the central region, with a small rectangular feature 206 on its top surface.

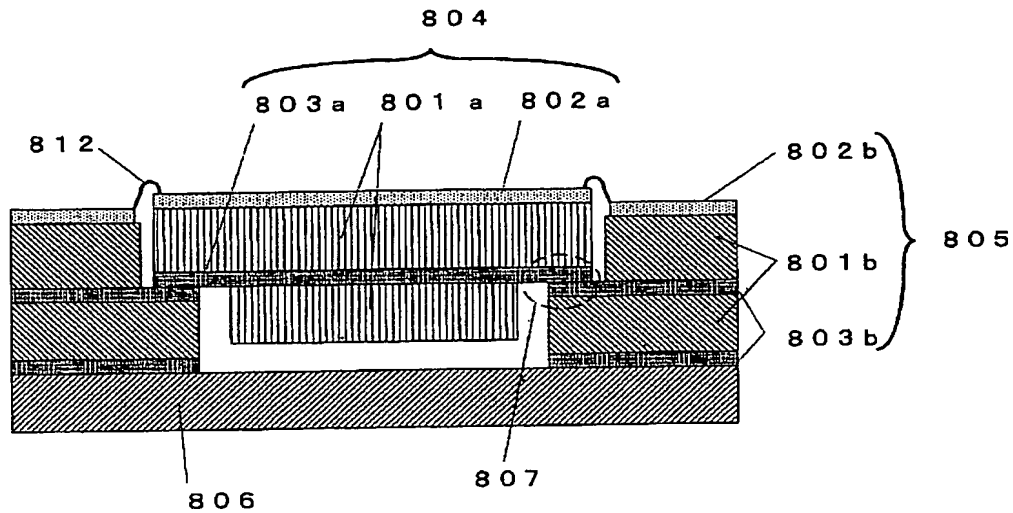
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 小倉 洋
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 平野 喜照
神奈川県横浜市港北区綱島東4丁目3番1
号 松下通信工業株式会社内